

ホワイトペーパー

MATLABでスマートRFシステムを 構築するための4つのステップ

はじめに

本ホワイトペーパーでは、柔軟かつ流動的な設計ワークフローを可能にするRFシステムのモデリング、シミュレーションの方法を紹介します。より良いモデリング/シミュレーションツールを用いることで、RF・通信エンジニアはアイデアを迅速に形にし、設計を検証し、より堅牢なRFシステムを構築することができます。

近年、移動通信や、IoT(Internet of Things)、レーダーアプリケーションの新しい標準により、周波数帯域はますます占有されています。そのため、RFフロントエンドは信号の干渉を避け共存するために、より適応的かつアジャイルに以下のような要件に対応しなければなりません。

- 利用可能な周波数帯域の効率的な利用
- より高速なデータレートおよび低遅延のための標準
- 低消費電力

上記の要件とデバイス統合の進展により、RFフロントエンドは極めて複雑かつ適応性の高いシステムになっています。その結果、RFシステム設計はもはや各領域のエンジニアが個別に作業を進めることが難しくなっています。そこで、RFとデジタル設計を統合したシステムレベルのモデルを使用することで、リスクを低減し、エンジニアリングチーム全体のコミュニケーションを改善することができます。

設計サイクルの中で何度も変更される仕様を満たすことは、エンジニアリングチームにとって共通の課題となっています。設計エンジニアはこれらのシステムレベルのモデルを使用することで、実行可能な仕様に要件を落とし込むことができます。また、アイデアやトレードオフを探索し、システム性能を最適化するとともに、顧客やサプライヤとのコミュニケーションを向上させることも可能になります。統合されたRFシステムのモデリング、シミュレーション環境下では、設計の反復作業を速め、設計エラーを減少させることができます。これは競争上の大きな利点に直接つながるものです。

現状のワークフローと既存のツールの限界

現在、RFシステム設計者は、表計算ソフトで初期計算を行い、ハイレベルな仕様を取得し、電力とノイズの見積もりを評価し、単純な方程式で周波数プランを探索しています。しかしながら、静的な表計算ソフトで様々なシナリオを実現しようとすると、たちまちマクロのお化けになってしまいます。また、このような表計算ソフトには、検証が困難な仮定に基づく複雑な計算のタブやレイヤーが含まれることがよくあります。こういった表計算ソフトによる手法は大規模な組織や複数のプロジェクトにわたる維持、共有が極めて困難と言えます。このため、多くのシステム設計者はより明瞭かつ統制をとるためにMATLABに移行しています。

MATLABはスクリプト作成、自動化、信号処理でよく知られていますが、RFシステム設計と解析のためのツールも提供しています。これらのツールは、適応アーキテクチャのRF効果や干渉を精度よく見積もり、シミュレーションのためのビヘイビアモデルの作成を自動化する機能を備えています。MATLABを使用したワークフローにより、設計の開発・検証をより迅速化するとともに、ハードウェアプロトタイプの構築前に問題をデバッグすることが可能になります。

モデリング、シミュレーション向けの優れたツールがどのように設計者に役立つか

このワークフローの第一歩はRF効果の精度のよいモデルを含めたシステム全体をシミュレーションすることです。このアプローチは、従来のRF設計およびシミュレーションのアプローチの限界を克服します。例えば:

- 低域等価のようなRFビヘイビアの抽象モデルは、ダイレクトコンバージョンアーキテクチャの探索や帯域外干渉の影響の予測には使えないため不十分です。
- トランジェントシミュレーションは比較的容易にセットアップし、理解することができますが、RFフロントエンドを全て含む全体シミュレーションは遅すぎます。従来の回路設計ツールではシステムレベル設計に必要なシミュレーション性能が提供されていません。
- 専用のRFシミュレーションツールはRFのエキスパートには適していますが、システム設計者やデジタル通信エンジニアがセットアップするのは困難です。

システムエンジニアは、RF効果を精度よく考慮しつつ、信号処理アルゴリズムと制御ロジックを含む複雑なアーキテクチャに適した高速なシミュレーションツールを必要としています。このツールは、要件定義、実装、検証および実験用のプロトタイプ作成とテストの工程間において、システムとRF設計の間の橋渡しをします。

RFシステム設計向けMATLAB/Simulink

以下のセクションでは、MATLAB/Simulink®を使用してRF受信機を設計するワークフローについて説明します。レシーバの仕様と解析から始め、制御アルゴリズムとRF損失の正確な特性を含むモデルを使用してフロントエンドアーキテクチャを改良する方法を示します。

アナログ・デバイセズのAD9361トランシーバのモデリングとシミュレーションを行います。AD9361 [2]は、70MHz~6.0GHzの広帯域の無線信号を送受信するアジャイルで高性能なRFトランシーバです。この汎用高速アナログモジュールは、ソフトウェア無線アプリケーション、MIMO無線、ポイントツーポイント通信システム、フェムトセル/ピコセル/マイクロセル基地局、Wi-Fi、およびISMアプリケーションに使用されます。

ワークフローは4つの主要なステップから構成されます (図1):

1. 静的RFバジェット解析
2. RFアーキテクチャの設計
3. システム統合
4. 測定データによる検証

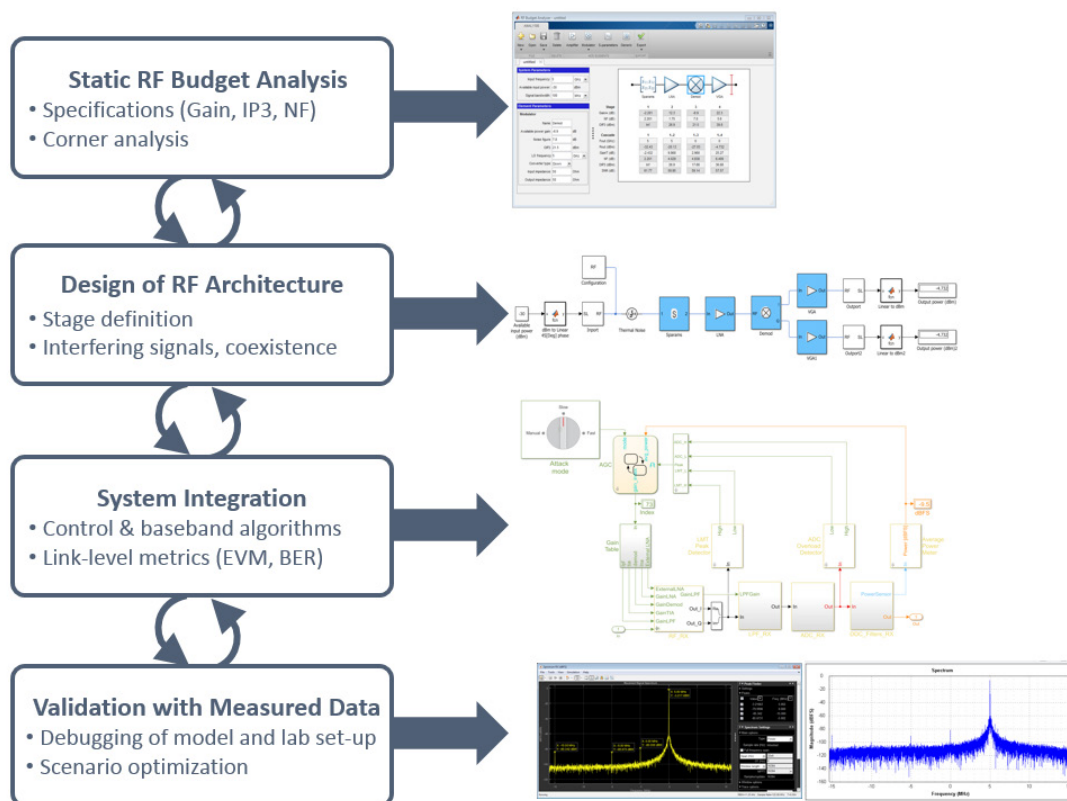


図 1. MATLAB/Simulinkを組み入れた設計ワークフロー。仕様から始めて、RFモデルを改良して、制御およびベースバンドアルゴリズムを組み込み、測定に対してシミュレーション結果を検証することができます。

静的RFバジェット解析

まずRFレシーバの仕様から設計します。表計算ソフトを使用する代わりに、RF Toolbox™[3]のRF Budget Analyzerアプリを使用して、受信機のノイズ、電力、リニアリティのバジェットを解析し、さまざまなシナリオと動作条件を評価します。このアプリは、ドラッグアンドドロップブロックを使用してRF受信機を解析することができます。レシーバを最初から構築しない場合は、アプリが提供するレシーバテンプレートを使用することができます。このアプリにより、システムのRFバジェットを計算するためのカスタマイズした表計算ソフトは不要になります[4]。

RF Budget Analyzerアプリは、単一周波数でのチェーンの静的RF解析を行います。この解析には、出力周波数、出力電力、ゲイン、ノイズフィギュア、出力3次インターセプトポイント (OIP3)、および信号対雑音比 (SNR) が含まれます。このアプリはブロック間のインピーダンスの不整合を考慮してノイズと電力のバジェットを計算します。これにより、異なる現実的な構成を調べることができます。たとえば、ベンダーのデータシートまたは測定値から導出されたSパラメータを使用して、市販コンポーネントを幾つか選択して評価することができます。

RF Budget Analyzerアプリのグラフィカルなインターフェースにより、RFトランシーバの設計や、MATLABスクリプトを使用した複数のシナリオ向けの解析の自動化が可能です。アプリからMATLABスクリプトを生成することができます (図2)。また、アプリを使用してMATLABでスクリプト化されたチェーンを可視化することもできます。この方法により、さまざまなIF周波数をすばやく探索したり、コーナー解析を実行したり、チェーンを最適化したりすることができます。また、多目的コスト関数を定義し、Optimization Toolbox™を使用してRFチェーンに最適なパラメータを見つけることも可能です。

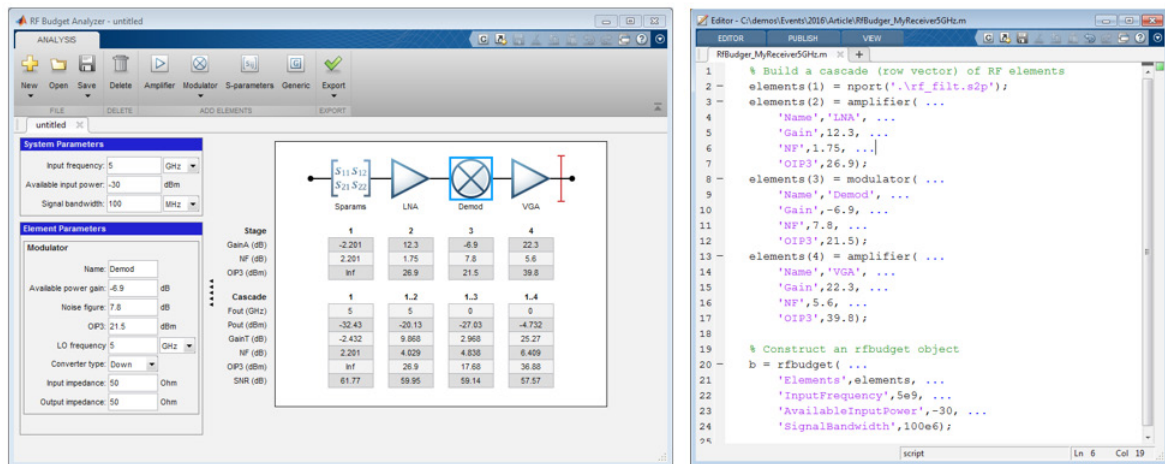


図 2. RF Budget Analyzerアプリを使用したRFバジェット解析 (左) とMATLABコードの自動生成 (右)。

RFフロントエンドアーキテクチャの設計

静的バジェット解析の実行後は、RF Budget Analyzerアプリを使用して作成した受信機からRF Blockset™[5]モデルを自動的に生成します。モデルブロック図は、IF周波数の値に応じてスーパーヘテロダインおよびホモダインアーキテクチャを使用するレシーバのアーキテクチャを表しています (図3)。

RF Blocksetは、時間領域、システムレベルのSimulinkシミュレーション内で実行可能なRFビヘイビアモデルの高速マルチキャリアのサーキットエンベロップ[6]シミュレーションを提供します。RFモデルの自動生成により、サーキットエンベロップでのシミュレーションを迅速に開始し、解析計算とシミュレーション結果の一貫性を保証します。純粋に解析的な計算を超えるように、時間領域で現実的な複雑さを持つマルチキャリアの周波数システムをシミュレーションできます。

サーキットエンベロープ・アプローチを使用して、さまざまな構成とシナリオでレシーバ動作をシミュレーションできます。このワークフローでは、仕様からアーキテクチャ定義まで、より迅速に反復することができ、予期しにくいシナリオを考慮に入れることができます。サーキットエンベロープのシミュレーションは、ハーモニックバランス技術を活用して、奇数次および偶数次の非線形性、レシプロカルミキシング、帯域内および帯域外干渉信号の影響をシミュレーションします。

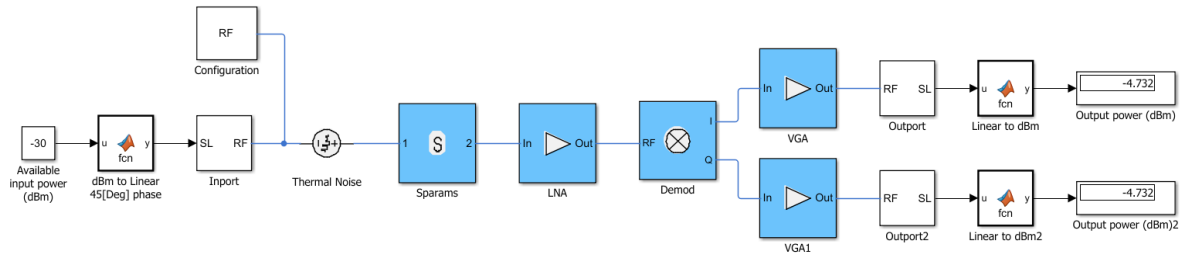


図 3. ダイレクトコンバージョンRF Blocksetサーキットエンベロープモデル。直交復調器構造は、RF Budget Analyzerアプリから自動的に生成されました。

RF性能の検証とモデルの改良

RF Budget Analyzerから測定テストベンチを作成して、デザインの検証を簡素化します(図4)。測定テストベンチは、被試験デバイスまたはDUTであるレシーバの性能をテストするためのテスト信号を生成するSimulinkモデルです。システムを検証するために、テストベンチでは、シミュレーションでゲイン、ノイズフィギュア、OIP3の値を比較し、それらがバジェット解析の結果と同じであることを確認します。たとえば、テストベンチでは、受信機が軽度の非線形条件で正しく動作していることを確認できます。

サーキットエンベロープのシミュレーションでは、バジェット解析結果と比較してRF特性のより詳細な影響を含むようにモデルを詳細化します。同じテストベンチを使用して、IP2、DCリーク、イメージ除去など、分析的に検証することが難しいパフォーマンスの側面を検証できます。この方法では、モデルの詳細化を可能にし、偶数次の非線形性、LOリーク、IQインバランスなどの特性を含めることもできます。

テストベンチは、デバイスをテストするためのラボ条件を再現します。例えば、ダイレクトコンバージョン受信機の性能は、任意の低周波数でまたはQプランチ上で測定することができます。自動モデルとテストベンチの生成がなければ、ユーザーは、目的のアーキテクチャのモデルを作成し、そのパフォーマンスを検証する作業を何度も繰り返す必要があります。上記の方法により、紙の仕様を構造的に正しい実行可能なモデルにリンクする設計プロセスを大幅に簡素化できます。

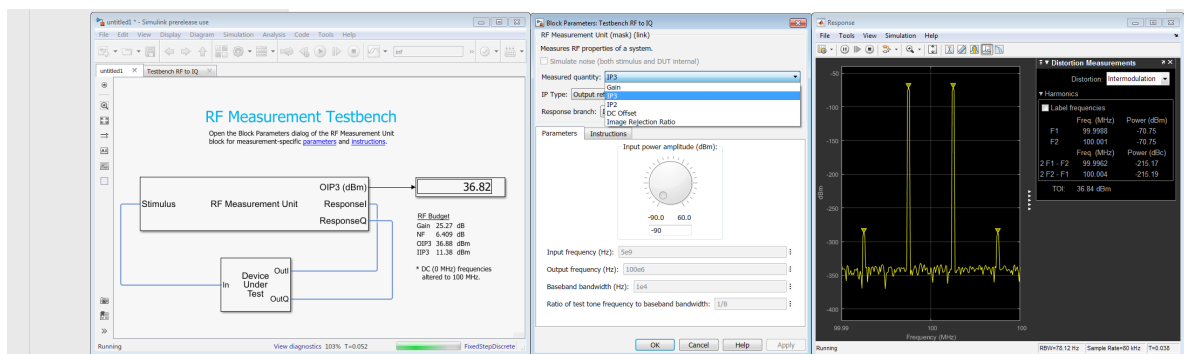


図 4. RF Budget Analyzerアプリから自動的に生成されたテストベンチで、レシーバの性能を検証します。

システム統合

SimulinkとRF Blocksetを使用したRFシステムのシミュレーションは、RFモデルをフルシステムシミュレーションのモデルに統合できる、独自の環境です。RF損失の補正、補償の為に、信号処理アルゴリズムと制御ロジックをRFフロントエンドモデルと統合します。例えば、RF受信機を介してベースバンド変調信号をストリーミングし、受信したコンスタレーションとEVMを評価することが可能です。受信機全体をシミュレーション、テスト、検証する事により、紙ベースのドキュメントや研究室での測定だけに頼ることなく、システムがどのように動作するか理解することができます。また、設計の信頼性だけでなく、デバイスの研究室でのテスト条件もより理解することができます。

一例として、図5のモデル[7]は、AD9361の実行可能な仕様書を表し、送信機のタイミングとスペクトル性能を正確に予測します。このモデルは、実際のチップアーキテクチャを透過的に再現します。チップ全体を単一のモデルとして扱うシミュレーションではアクセスできない内部ノードをモデリングすることで、利用価値の高い評価環境を提供します。モデルのパラメータはチップのレジスタと同じ名前が使用されており、シミュレーションを利用してシステムの構成が迅速に行えます。従来の評価方法では、開発プロセスの後半まで、詳細な仕様と高度な研究室でのテストが行うことができません。

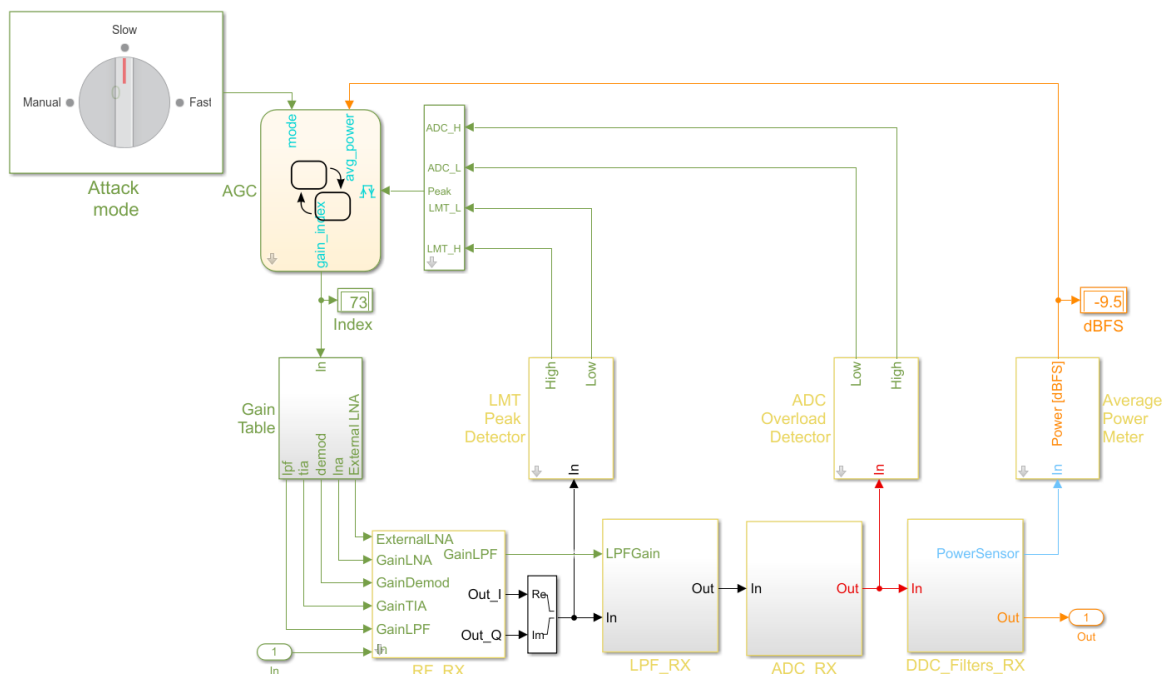


図5. Analog Devices AD9361の受信機の構成
フィードバックループは、受信信号強度に基づき、AGCを行う。

Simulinkのブロック線図は、AD9361のデータシートに記載されている仕様を再現しています。

信号経路を示したモデルには以下が含まれます

- RFからアナログベースバンドへダイレクトコンバージョンを行うRFフロントエンド
- プログラマブルアナログフィルタ
- 3次デルタシグマADC
- 4個のマルチレートマルチステージダウンコンバージョンフィルタ

RFフロントエンドは、RF Blockset のサーキットエンベロープライブラリのブロックを使用してモデル化され、RFの影響を正確に考慮した高速なシミュレーションを実現します。受信機 (図6) は、低ノイズアンプ (LNA)、直交復調器、トランスインピーダンスアンプ (TIA) の3つのステージから構成されています。これらの各ステージには、AGCステートマシンで調整可能なゲインがあります。RFフロントエンドのモデルは、前セクションで説明したアーキテクチャモデルの詳細化に直接基づいています。

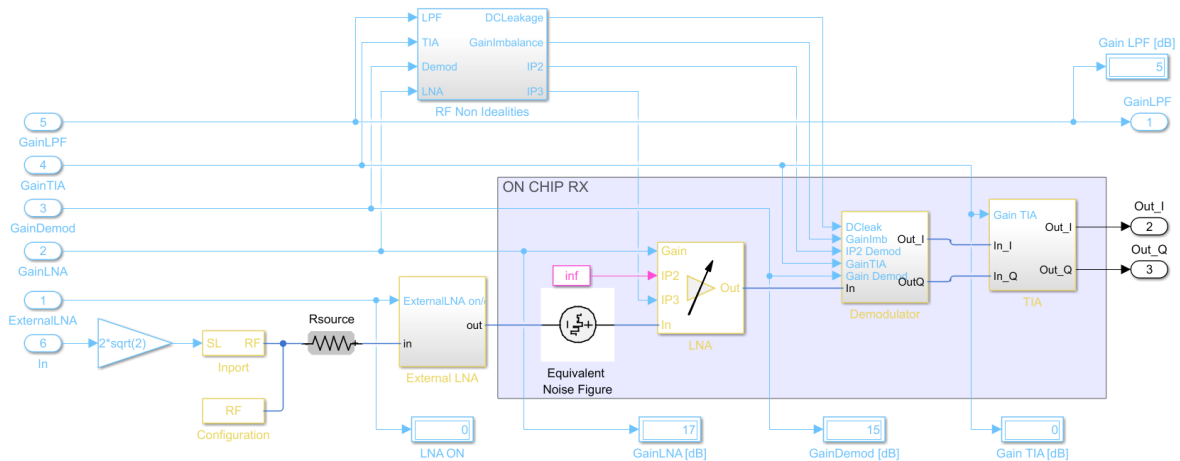


図6.アナログ・デバイスAD9361ダイレクト・コンバージョンRF受信機モデル
このモデルは、アダプティブゲインステージをシミュレーションするためにAGCが使用されている直交受信機の詳細化に基づいています。

Stateflow®でモデル化されたステートマシンは、ゲインを自動的に調整するため (AGC) に使用されるプログラマブルなコントロールロジックを模擬します。AGCには、スローアタック、ファストアタック、マニュアルの3つの動作モードがあります。モデルの異なるアタックモードは実際のAGCタイミングを再現します。

AGCフィードバックループは、信号が次の3つのポイントの1つでモデルを飽和させないようにします。RFフロントエンドの出力、ADCの出力、ダウンコンバージョンフィルタの出力。この手法は、干渉信号が存在する場合であってもシステムを最適な線形に動作させます。

パワーメータは、データパスの3つのポイントで信号レベルを検出します。例えば、ダウンコンバージョンフィルタ後のパワーメータは長いタイミングを持ち、システムが求めるレンジでの平均信号電力を処理する間、RFフロントエンドの後段のピーク検出器は、システムが干渉波の存在下ですぐに反応することを許可します。

AD9361トランシーバ・モデルを使用して、LTE信号を受信したときのチップの動作をシミュレーションし、さまざまなシナリオ、構成で受信機の性能を評価できます。例えば、電力レベルの異なる狭帯域干渉信号と広帯域干渉信号を考慮して、さまざまなフィルタ構成を指定できます。LTE System Toolbox™を使用すると、規格準拠のLTEリファレンス信号を生成し、無線機のEVM、ACLRを測定したり、TDD/FDD信号と組み合わせると高速・低速ゲイン制御モードをテストしたりすることができます (図7)。

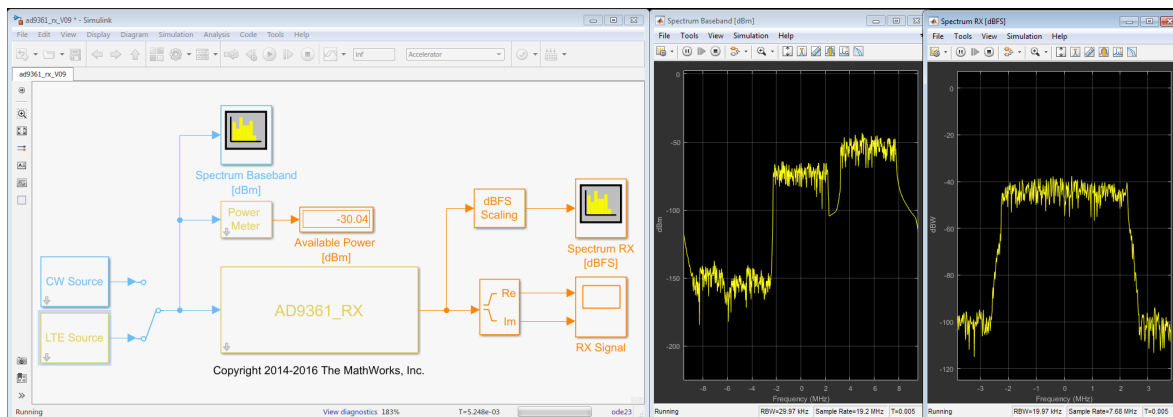


図7. アナログ・デバイセズのAD9371レシーバを、隣接する帯域内広帯域干渉信号の存在下でLTE準拠の信号でテストするためのテストベンチ。

測定データを使用したモデルの検証

上記のように、RFフロントエンドのモデルは、最初にRF Budget Analyzerアプリで開発され、損失の詳細な記述を追加した後、自動的に生成されたテストベンチで検証されます。実際のデバイスからの測定値は、ルックアップテーブルの形で詳細化されたモデルに埋め込まれ、正確な結果を提供します。

瞬時ゲイン設定の関数である多次元ルックアップテーブルを使用すると、システムのIP3、IP2、DCオフセット、IQインバランスをシミュレーションできます。ゲインが変化すると、実際の損失も変化し、実際のシステム性能が予測されます。入力換算損失を持つルックアップテーブルは、アナログ・デバイセズにより研究室で測定されました。テーブルは、すべての動作条件において正確な結果を提供するために補間されます。

サーキットエンベロープソルバをシステムレベルのシミュレーションで使用することにより、シミュレーション速度を損なうことなく正確な結果を得ることができます。T450sラップトップでは、このモデルは約20秒でシミュレータ上の1ms分のデータをシミュレーションし、LTEフレーム全体の処理を可能にします。このシミュレーションのスピードと精度のレベルは、従来のツールでは実現不可能です。

AD9361モデルはボトムアップ検証を実現するためにトップダウン設計手法を用いています。このモデルは、デバイスアーキテクチャと信号パスの可視性を提供します。開発プロセスの段階で、詳細化を進めることでモデルを段階的に改善することができます。開発初期のモデルは、名目上の仕様を使用し、繰り返しシステムシミュレーションとデバイス測定によって決定されたパラメータを反映することにより、より正確になりました。AD9361モデルを使用することで、再現困難なラボで構築したテスト条件での検証に時間を費やすことなく、多数のデバイス・レジスタを構成することができます。

まとめ

MATLAB/Simulinkは、使いやすく、柔軟でエンドツーエンドなワークフローを提供します。このワークフローにより、エンジニアリングチームはRFシステム的设计・検証の進歩に遅れることなく、要求仕様や課題に応えることができます。RF Blocksetは、RFシステムを構築する前に分析、シミュレーション、テストを行う機能を備えています。RF ToolboxとRF Budget Analyzerアプリでは、RFバジェットを計算して、システム的设计に必要な基本仕様を確認することができます。RF Blocksetを使用すると、干渉シナリオや他のシステムとの共存など、RFフロントエンドアーキテクチャ全体のシミュレーションが可能で、RFアーキテクチャをシミュレーションすることで、測定テストベンチを使用して検証し、シナリオを探索しながらモデルを作り込み、設計の選択肢を評価できるので、現実的な状況でプロトタイプの問題をデバッグすることができます。

アナログ・デバイセズのトランシーバ・チップのモデルは、RF Blocksetで利用可能な機能の一例です。アジャイルトランシーバAD9361と広帯域トランシーバAD9371のモデルをmathworks.comからダウンロードし、開発した最先端のシステムレベルモデルを、同僚、サプライヤ、顧客と共有することができます。これらのツールが提供する包括的で表現力豊かなモデリングソリューションにより、洗練された制御ロジックと適応性の高い信号処理アルゴリズムを組み込んだ、エンドツーエンドの無線通信システムのシミュレーションが可能になります。

参照

[1] RF Blocksetを使用して複雑な低域等価モデルを作成

[mathworks.com/help/simrf/ug/create-a-complex-baseband-equivalent-model.html](https://www.mathworks.com/help/simrf/ug/create-a-complex-baseband-equivalent-model.html)

[2] AD9361リファレンスマニュアル - http://www.analog.com/media/en/technical-documentation/user-guides/AD9361_Reference_Manual_UG-570.pdf

[3] RF Toolbox - [mathworks.com/products/rftoolbox](https://www.mathworks.com/products/rftoolbox)

[4] RF Budget Analyzer App - [mathworks.com/help/rf/ug/rfbudgetanalyzer-app.html](https://www.mathworks.com/help/rf/ug/rfbudgetanalyzer-app.html)

[5] RF Blockset - [mathworks.com/products/rfblockset](https://www.mathworks.com/products/rfblockset)

[6] サークットエンベロップの基礎: RF Blocksetを使用して高周波数成分をシミュレーション
- [mathworks.com/help/simrf/gs/minimize-computations-for-rf-simulations.html](https://www.mathworks.com/help/simrf/gs/minimize-computations-for-rf-simulations.html)

[7] アナログ・デバイセズのトランシーバのRF Blocksetモデルをダウンロード

[mathworks.com/hardware-support/analog-devices-rf-transceivers.html](https://www.mathworks.com/hardware-support/analog-devices-rf-transceivers.html)

詳細情報

Webセミナー: 無線MIMOシステムの設計: RFの仕様からアーキテクチャの探索まで

コード例: [RF Budget Analyzer App](#)を使用したスーパーヘテロダインレシーバ

評価版依頼: [RF Blockset](#)